# 日本国特許庁 JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 Date of Application:

2002年11月21日

出 願 番 号 Application Number:

特願2002-337786

[ST. 10/C]:

Applicant(s):

[ J P 2 0 0 2 - 3 3 7 7 8 6 ]

出 願 人

ローム株式会社

特許庁長官 Commissioner, Japan Patent Office 2003年 9月10日

今井康



【書類名】

特許願

【整理番号】

PR200329

【提出日】

平成14年11月21日

【あて先】

特許庁長官 殿

【国際特許分類】

H02M 3/137

【発明の名称】

直流安定化電源装置

【請求項の数】

【発明者】

【住所又は居所】

京都市右京区西院溝崎町21番地 ローム株式会社内

【氏名】

大久保 卓也

【発明者】

【住所又は居所】

京都市右京区西院溝崎町21番地 ローム株式会社内

【氏名】

竹村 興

【特許出願人】

【識別番号】

000116024

【氏名又は名称】 ローム株式会社

【代理人】

【識別番号】

100085501

【弁理士】

【氏名又は名称】

佐野 静夫

【手数料の表示】

【予納台帳番号】

024969

【納付金額】

21,000円

【提出物件の目録】

【物件名】

明細書 1

【物件名】

図面 1

【物件名】

要約書 1

【包括委任状番号】 0113515

【プルーフの要否】

要

## 【書類名】 明細書

【発明の名称】 直流安定化電源装置

## 【特許請求の範囲】

【請求項1】入力した電圧を出力電圧に変換して出力する出力トランジスタと

前記出力電圧の値が一定になるように前記出力トランジスタを制御する制御部と、

前記出力トランジスタの出力電流を検出する電流検出部と、

前記出力トランジスタの入出力間電圧を検出する電圧検出部と、

前記電流検出部の出力と前記電圧検出部の出力とを乗算する乗算部と、

前記乗算部の出力に基づいて前記出力トランジスタのワッテージを制限する保護部と、

を備えることを特徴とする直流安定化電源装置。

【請求項2】少なくとも前記制御部が半導体集積回路に搭載され、前記出力トランジスタが前記半導体集積回路に対して外付けされる請求項1に記載の直流安定化電源装置。

# 【発明の詳細な説明】

#### $[0\ 0\ 0\ 1]$

#### 【発明の属する技術分野】

本発明は、直流安定化電源装置に関するものである。特に入力した電圧を出力電圧に変換して出力する出力トランジスタを有する直流安定化電源装置に関するものである。

#### [0002]

#### 【従来の技術】

従来の直流安定化電源装置において、出力トランジスタの特性を変えて小電流 出力でも大電流出力でも対応できるようにするために、外付け出力トランジスタ を用いるタイプの直流安定化電源装置がある。

## [0003]

外付け出力トランジスタを有する従来の直流安定化電源装置の一回路構成例を

図3に示す。外付け出力トランジスタであるnチャネル形MOSFET (Metal-Oxide-Semiconductor Field-Effect Transistor) 1のドレインに直流電圧源2 の正極側が接続され、直流電圧源2の負極側が接地される。MOSFET1のソースは電流検出用抵抗R1を介して出力端子3に接続される。また、出力端子3 に負荷抵抗RLの一端が接続され、負荷抵抗RLの他端が接地される。

# [0004]

, 0 g

直流電圧 $V_{IN}$ を出力している。なお、電圧 $V_{IN}$ の値は直流電圧源2として使用する電源が変わると変化する。例えば、直流電圧源2にバッテリーを用いるかDCアダプターを用いるかによって電圧 $V_{IN}$ の値が異なってくる。MOSFET1は電圧 $V_{IN}$ からソース・ドレイン間電圧分だけ電圧降下した電圧をソースから出力する。なお、MOSFET1のソース・ドレイン間電圧はゲートに送られてくる制御信号に応じて変化する。したがって、出力端子3の出力電圧 $V_{IN}$ のは電圧 $V_{IN}$ からMOSFET1のソース・ドレイン間電圧を引いた値となる(電流検出用抵抗R1における電圧降下は小さいのでここでは無視することとする)。出力電圧 $V_{IN}$ のは演算増幅器4の負帰還により基準電圧 $V_{REF}$ と同一の値になり、出力端子3から出力される。

# [0005]

また、電流検出用抵抗R1と出力端子3との接続ノードに演算増幅器4の反転入力端子が接続される。演算増幅器4の非反転入力端子に基準電圧源5の正極側が接続され、基準電圧源5の負極側が接地される。そして、演算増幅器4の出力端子がMOSFET1のゲートに接続される。

#### [0006]

基準電圧 $V_{REF}$ を出力している。演算増幅器 4 は出力電圧 $V_{O}$  と基準電圧 $V_{REF}$ との差に応じた制御信号を出力する。これにより、負荷 R L が変動した場合や電圧 $V_{IN}$ の値を変更した場合でも出力電圧 $V_{O}$  を一定値に保つことができる。演算増幅器 4 の負帰還動作により出力電圧 $V_{O}$  は基準電圧 $V_{REF}$  と同一の値に決定される。

## [0007]

ただし、図3の直流安定化電源装置においては、負荷抵抗RLに流れる出力電

流I oが過電流になることを防止するために、MOSFET1のドレイン電流に制限をかけており、ドレイン電流が大きくなる場合は出力電圧V o を小さくする。このドレイン電流を制限するための保護回路は、電流検出用抵抗R 1 、演算増幅器 6 、演算増幅器 7 、定電流源 8 、及び外付け抵抗R 2 によって構成される。

## [0008]

ng (4) ng

MOSFET1と抵抗R1との接続ノードに演算増幅器6に非反転入力端子が接続され、抵抗R1と出力端子3と演算増幅器4との接続ノードに演算増幅器6の反転入力端子が接続される。そして、演算増幅器6の出力端子が演算増幅器7の非反転入力端子に接続される。

## [0009]

また、演算増幅器 7 の反転入力端子に定電流源 7 及び外付け抵抗 R 2 の一端が接続される。定電流源 7 には定電圧 V c が供給される。外付け抵抗 R 2 の他端は接地される。演算増幅器 7 の出力端子から出力される信号が演算増幅器 4 のゲインを制御する。

# [0010]

このような構成の保護回路は次のように動作する。電流検出用抵抗R1にMOSFET1のソース電流が流れる。そして、演算増幅器6が電流検出用抵抗R1の両端電位差を検出し、その検出した電位差に応じた電圧信号を出力する。演算増幅器7は、演算増幅器6の出力と外付け抵抗R2の抵抗値で定まる電圧値との差に応じた制御信号を演算増幅器4に出力する。演算増幅器4は、演算増幅器7から出力される制御信号に応じてゲインを変化させ、MOSFET1のドレイン電流が所定値以上にならないようにして出力電流Ioの過電流を防止している。これにより、図3に示す従来の直流安定化電源装置のIo-Vo特性は図4に示すようにフの字曲線になる。

## $[0\ 0\ 1\ 1]$

なお、図3に示す従来の直流安定化電源装置は、演算増幅器4、演算増幅器6、演算増幅器7、及び定電流源8が一つの半導体集積回路に搭載されている。そして、その半導体集積回路に対して、MOSFET1、電流検出用抵抗R1、及び外付け抵抗R2がそれぞれ外付けされている。

# [0012]

## 【特許文献1】

特開平8-123560号公報 (段落0013-0014、第2図)

## [0013]

## 【発明が解決しようとする課題】

図3の直流安定化電源装置は、上述したように出力電流 I oの過電流を防止することができる。しかしながら、電圧  $V_{IN}$ が変わったときでも出力電流 I oの制限値は固定されているので、電圧  $V_{IN}$ が大きくなってMOSFET1のソース・ドレイン間電圧が大きくなると、MOSFET1において熱による破壊が発生してしまうことになる。

## $[0\ 0\ 1\ 4]$

半導体集積回路内に出力トランジスタを設ける構成の直流安定化電源装置であればサーマルシャットダウンをかけることができ、出力トランジスタの熱破壊を防止することができるが、図3に示す従来の直流安定化電源装置は、出力トランジスタが外付けであるために出力トランジスタ近傍の温度を測ることができなかった。

### [0015]

なお、特許文献1に開示されている電源装置は、レギュレータである電源装置 の電圧降下変動を小さくして、負荷装置に供給される電圧の安定化を図るもので あり、レギュレータの構成部品であるFETの熱破壊を防止するものではない。

#### [0016]

本発明は、上記の問題点に鑑み、出力トランジスタを外付けにした場合でも出力トランジスタの熱破壊を防止することができる直流安定化電源装置を提供することを目的とする。

#### [0017]

#### 【課題を解決するための手段】

上記目的を達成するために、本発明に係る直流安定化電源装置においては、入力した電圧を出力電圧に変換して出力する出力トランジスタと、前記出力電圧の値が一定になるように前記出力トランジスタを制御する制御回路と、前記出力ト

ランジスタの出力電流を検出する電流検出回路と、前記出力トランジスタの入出力間電圧を検出する電圧検出回路と、前記電流検出回路の出力と前記電圧検出回路の出力とを乗算する乗算回路と、前記乗算回路の出力に基づいて前記出力トランジスタのワッテージを制限する保護回路と、を備える構成とする。

## [0018]

また、上記構成に加えて、少なくとも前記制御回路が半導体集積回路に搭載され、前記出力トランジスタが前記半導体集積回路に対して外付けされるようにしてもよい。

## [0019]

## 【発明の実施の形態】

以下に本発明の一実施形態について図面を参照して説明する。本発明に係る直流安定化電源装置の一回路構成例を図1に示す。なお、図1において図3と同一の部分には同一の符号を付し詳細な説明を省略する。

## [0020]

図1に示す本発明に係る直流安定化電源装置は、図3に示す従来の直流安定化装置に新たに演算増幅器9及び乗算回路10を設けた構成である。図1の直流安定化電源装置では、演算増幅器4、演算増幅器6、演算増幅器7、定電流源8、演算増幅器9、及び乗算回路10が一つの半導体集積回路に搭載されている。そして、その半導体集積回路に対して、MOSFET1、電流検出用抵抗R1、及び外付け抵抗R2がそれぞれ外付けされている。

## [0021]

演算増幅器9の非反転入力端子がMOSFET1のドレインと直流電圧源2との接続ノードに接続される。演算増幅器9の反転入力端子がMOSFET1のソースと抵抗R1と演算増幅器6の非反転入力端子との接続ノードに接続される。

## [0022]

また、演算増幅器6の出力端子と演算増幅器7の非反転入力端子とは、図3に示す従来の直流安定化電源装置のように直接接続されるのではなく、乗算回路10を介して接続される。演算増幅器6の出力端子が乗算回路10の一方の入力側に接続され、演算増幅器9の出力端子が乗算回路10の他方の入力側に接続され

る。そして、乗算回路10の出力側が演算増幅器7の非反転入力端子に接続され る。

## [0023]

, 0.1 9

演算増幅器9はMOSFET1のソース・ドレイン間電圧を検出し、その検出 した電圧に応じた電圧信号を出力する。また、演算増幅器6はMOSFET1の ドレイン電流を検出し、その検出した電流に応じた電圧信号を出力する。乗算回 路10は、演算増幅器9の出力と演算増幅器6の出力とを乗算する。したがって 、乗算回路10の出力は、MOSFET1のワッテージ(wattage)に比例する 。乗算回路10の出力は演算増幅器7に送られる。

## [0024]

演算増幅器 7 は、乗算回路 1 0 の出力すなわちMOSFET 1 のワッテージに 比例した値と外付け抵抗R2の抵抗値で定まる電圧値との差に応じた制御信号を 生成し、その制御信号を演算増幅器4に出力する。そして、MOSFET1のワ ッテージが所定値以上にならないように、演算増幅回路7から出力される制御信 号によって演算増幅器4のゲインが制御される。

#### [0025]

したがって、図1に示す本発明に係る直流安定化電源装置のVo-Io特性は 図2に示すようになる。図2は、電圧VINを三水準変化させたそれぞれの場合に ついてのVo-Io特性を示している。

## [0026]

電圧 V<sub>IN</sub>が最も大きい場合の特性曲線が V<sub>0</sub>-I<sub>0</sub>特性曲線 11であり、電圧 V<sub>IN</sub>が二番目に大きい場合の特性曲線がV<sub>0</sub>-I<sub>0</sub>特性曲線12であり、電圧V INが最も小さい場合の特性曲線がVo-Io特性曲線13である。

# [0027]

電圧VINが大きいほど、MOSFET1のソース・ドレイン間電圧が大きくな ってMOSFET1のワッテージが所定値に達するドレイン電流が小さくなるの で、出力電流Ioの制限値が小さくなる(図2中のポイントP1、P2、P3参 照)。

## [0028]

このように、電圧VINの値が変化すれば、それに対応して出力電流Ioの制限 値も変化する。そして、Vo−lo特性において、出力電流loの制限がかかり 始めたポイントから出力電圧Voが減少しているどのポイントを取っても、MO SFET1のワッテージは外付け抵抗R2の抵抗値によって設定されるワッテー ジの値になる。すなわち、出力電流 I o を制限している範囲では、外付け抵抗 R 2の抵抗値によって設定されるワッテージの値にそったVo-Io特性が得られ る。これにより、MOSFET1の熱破壊を防止することができる。

# [0029]

, OF 7

また、図1の本発明に係る直流安定化電源装置においては、MOSFET1の ドレイン電流とドレイン・ソース間電圧とを検出して、それらの検出値からMO SFET1のワッテージを求める方式を取るため、MOSFET1自体の特性を 考慮する必要がない。したがって、電流検出用抵抗R1、外付け抵抗R2、演算 増幅器6、演算増幅器7、定電流源8、演算増幅器9、及び乗算回路10によっ て構成される保護回路は、どのような種類のFETにも対応することができる。 また、FETの代わりに他のトランジスタを出力トランジスタとして用いても構 わない。

## [0030]

また、図1の本発明に係る直流安定化電源装置は、MOSFET1のワッテー ジ制限値を外付け抵抗R2の抵抗値によって設定しているので、外付け抵抗R2 の種類を変えることで、容易にMOSFET1のワッテージ制限値を変更するこ とができる。したがって、どのような種類の出力トランジスタにも対応すること ができる。さらに、電流検出抵抗R1も外付け抵抗であるので、出力トランジス タのドレイン電流に応じて電流検出抵抗R1の種類を変えることも容易である。

## [0031]

なお、電流検出用抵抗 R 1 での電力損失を小さくするために、電流検出用抵抗 R1の抵抗値は小さく設定される(通常数十mΩ~数百mΩ)ので、演算増幅器 6には高精度の演算増幅器を用いることが望ましい。一方、出力端子3に接続す る負荷がショートして出力電圧Voが零になりMOSFET1のソース・ドレイ ン間電圧が非常に大きくなる場合があるので、演算増幅器9にはダイナミックレ

ンジが大きい演算増幅器を用いることが望ましい。

# [0032]

, or >

また、本実施形態では出力トランジスタを外付けにした構成の直流安定化電源装置について説明したが、本発明に係る直流安定化電源装置はこれに限定されることはなく、半導体集積回路に出力トランジスタが内蔵される構成の直流安定化電源装置であっても構わない。

# [0033]

## 【発明の効果】

上記で説明した通り、本発明に係る直流安定化電源装置は、入力した電圧を出力電圧に変換して出力する出力トランジスタと、前記出力電圧の値が一定になるように前記出力トランジスタを制御する制御回路と、前記出力トランジスタの出力電流を検出する電流検出回路と、前記出力トランジスタの入出力間電圧を検出する電圧検出回路と、前記電流検出回路の出力と前記電圧検出回路の出力とを乗算する乗算回路と、前記乗算回路の出力に基づいて前記出力トランジスタのワッテージを制限する保護回路と、を備える構成としている。

### [0034]

このような構成にすることにより、出力トランジスタのワッテージが一定値以上にならないようにすることができるので、出力トランジスタを外付けにした場合でも出力トランジスタの熱による破壊を防止することができる。

#### [0035]

また、上記構成に加えて、少なくとも前記制御回路が半導体集積回路に搭載され、前記出力トランジスタが前記半導体集積回路に対して外付けされるようにしてもよい。これにより、出力トランジスタのワッテージが一定値以上にならないようにすることができるので、外付け出力トランジスタの熱による破壊を防止することができる。

#### 【図面の簡単な説明】

- 【図1】 本発明に係る直流安定化電源装置の一回路構成例を示す図である。
- 【図2】 図1に示す直流安定化電源装置のVo-Io特性を示す図である。
- 【図3】 従来の直流安定化電源装置の一回路構成例を示す図である。

【図4】 図3に示す直流安定化電源装置のVo-Io特性を示す図である。

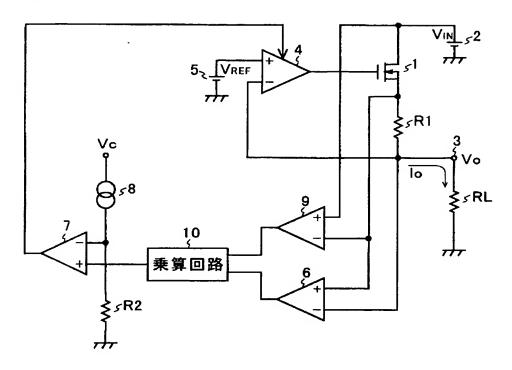
# 【符号の説明】

- 1 MOSFET
- 2 直流電圧源
- 3 出力端子
- 4、6、7、9 演算増幅器
- 5 基準電圧源
- 8 定電流源
- 10 乗算回路
- R 1 電流検出用抵抗
- R 2 外付け抵抗
- RL 負荷抵抗

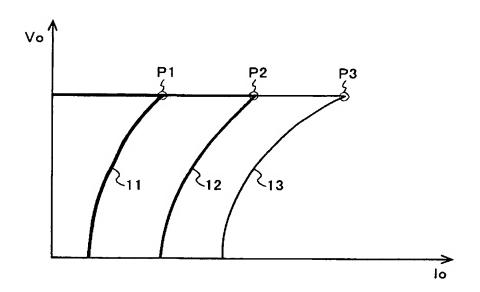
# 【書類名】

図面

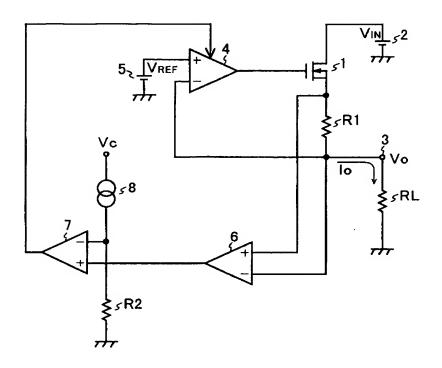
# 【図1】



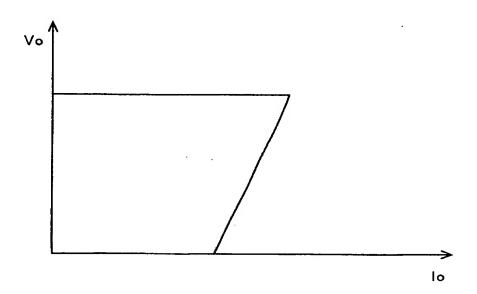
【図2】



【図3】



【図4】



【書類名】 要約書

【要約】

【課題】 出力トランジスタを外付けにした場合でも出力トランジスタの熱破壊を防止することができる直流安定化電源装置を提供する。

【解決手段】 外付け出力トランジスタ1の出力電流を検出する電流検出回路 (電流検出抵抗R1、演算増幅器6)と、出力トランジスタ1の入出力間電圧を 検出する演算増幅器9と、前記電流検出回路の出力と演算増幅器9の出力とを乗算する乗算回路10と、乗算回路10の出力に基づいて出力トランジスタ1のワッテージが一定値以上にならないように出力トランジスタ1を駆動する演算増幅器4のゲインを制御する保護回路(演算増幅器7、定電流源8、外付け抵抗R2)と、を備える直流安定化電源装置。

【選択図】 図1

特願2002-337786

出願人履歴情報

識別番号

[000116024]

1. 変更年月日

1990年 8月22日

[変更理由]

新規登録

住 所

京都府京都市右京区西院溝崎町21番地

氏 名

ローム株式会社